

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2006年1月12日 (12.01.2006)

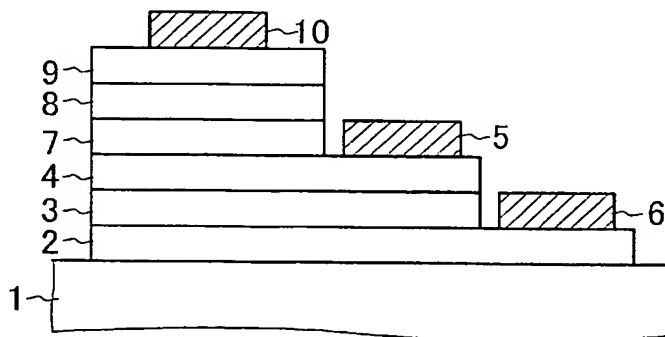
PCT

(10) 国際公開番号
WO 2006/003845 A1

- (51) 国際特許分類⁷: H01L 21/331, 29/737
- (21) 国際出願番号: PCT/JP2005/011606
- (22) 国際出願日: 2005年6月24日 (24.06.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-195533 2004年7月1日 (01.07.2004) JP
特願2004-265753 2004年9月13日 (13.09.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町二丁目3番1号 Tokyo (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてののみ): 小田 康裕 (ODA, Yasuhiro) [JP/JP]; 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 栗島 賢二 (KURISHIMA, Kenji) [JP/JP]; 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 横山 春喜 (YOKOYAMA, Haruki) [JP/JP]; 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP). 小林 隆 (KOBAYASHI, Takashi) [JP/JP]; 〒1808585 東京都武蔵野市緑町3丁目9-11 NTT 知的財産センタ内 Tokyo (JP).
- (74) 代理人: 山川 政樹, 外 (YAMAKAWA, Masaki et al.); 〒1000014 東京都千代田区永田町2丁目4番2号 秀和溜池ビル8階 山川国際特許事務所内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: HETEROJUNCTION BIPOLAR TRANSISTOR

(54) 発明の名称: ヘテロ接合バイポーラトランジスタ



converted to n-type.

(57) Abstract: On substrate (1), there are superimposed subcollector layer (2) of InP doped with a high concentration of silicon (Si) so as to be converted to n-type, collector layer (3) of InP, base layer (4) of $\text{GaAs}_{(0.51)}\text{Sb}_{(0.49)}$ doped with a high concentration of carbon (C) so as to be converted to p-type, emitter layer (7) of $\text{In}_{(1-y)}\text{Al}_{(y)}\text{P}$ doped with Si so as to be converted to n-type, cap layer (8) of InP doped with a high concentration of Si so as to be converted to n-type, and contact layer (9) of $\text{In}_{(0.53)}\text{Ga}_{(0.47)}\text{As}$ doped with a high concentration of Si so as to be

(57) 要約: 基板1の上に、高濃度にシリコン (Si) がドーピングされてn型とされたInPからなるサブコレクタ層2、InPからなるコレクタ層3、高濃度に炭素 (C) がドーピングされてp型とされた $\text{GaAs}_{(0.51)}\text{Sb}_{(0.49)}$ からなるベース層4、Siがドーピングされてn型とされた $\text{In}_{(1-y)}\text{Al}_{(y)}\text{P}$ からなるエミッタ層7、高濃度にSiがドーピングされてn型とされたInPからなるキャップ層8、高濃度にSiがドーピングされてn型とされた $\text{In}_{(0.53)}\text{Ga}_{(0.47)}\text{As}$ からなるコンタクト層9が積層されている。